

モノラル300Bシングルアンプ改造記

2019年8月10日

河野俊彦

1、はじめに

今回の改造アンプは元々、1986年に当時勤めていた会社の友人の依頼によりKT88シングルモノラルアンプとしてラックス(株)の特注アウトプットトランスを使用し、鏡面光沢ニッケルクロムメッキ1.6mm厚の軟鋼板シャーシで2セット4台(内、2台が自家用)製作した物である。



その後、今から7年程前に浜松の知人からGEC(オスラム)のDA30真空管を2本戴いたお礼として、壊れて錆び付いていたステレオギャラリーQのモノラル300Bシングルアンプをオーバーホールする事になり、実験用アンプとして300Bシングルアンプに改造した。

この時300Bをシャーシから15mm程沈める為、取りけ孔を広げたので孔周辺の錆止めを兼ねて外観をシルバーメタリック塗装仕上げに変更してサブアンプとして使っていた。(FIG1)に外観写真を示す。

2年程前に輩宅の近所に太陽光発電施設が出来て商用電源ライン(AC100V)の変動の大きくなった影響の為か、フリッカノイズが大きく目立つ様になり若干面白く無い状況になって来たので色々電源関係の調査をした処、後ほど回路説明の中で詳しく取り上げるがフリッカノイズ増大の原因が太陽光発電施設の稼働の影響である可能性があり、電源を安定化していないシングルアンプは特に影響を受け易いと云う事が判明した。

以上の知見から今回再度、電源回路を定電圧安定化電源(AVR)化し、ヒーター回路等もDC点火してハムノイズやフリッカノイズを徹底的に排除した改造を行った次第である。

今回の改造では元の意匠を踏襲する事にしたので、AVRをラックスOY15のチョークトランスのケース内に収納する事になり、新たに小型で高温環境に耐えられるAVRを設計した。

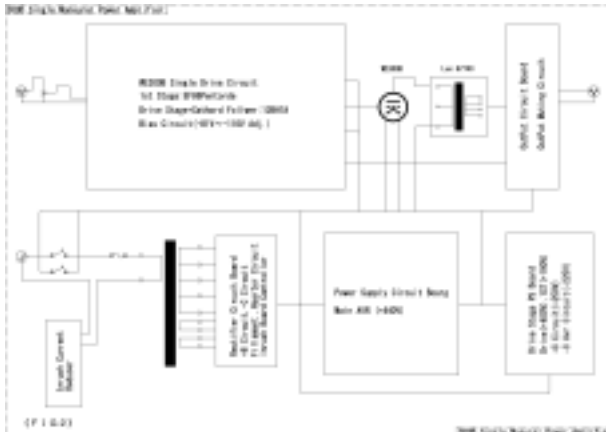
OY15のケースは手元に故障した出力トランスを2個持っていたので此を分解して中身を取り出しケースだけを流用した。

今回、新たに設計したAVRは形状が小さいのでユニット化してカスケード接続すれば高電圧出力電源も比較的簡単に実現出来る。OY15タイプのチョークトランスが搭載されたアンプであれば簡単に電源をAVRに変更してアンプの高性能化が図れる。

亦、今回の改造では最近の試作アンプには標準搭載しているアンプ電源投入時に発生するインラッシュ電流の低減回路、出力ミューティング回路等も搭載する事にした。

2、回路構成と機能

(FIG 2) に回路ブロック図を示す。



回路は電圧増幅段、カソードフォロア、300B回路、+BAVR、-CAVR、フィラメントAVR、電源整流回路、出力ミューティング回路、インラッシュ電流制限回路より構成される。

2 - 1) 信号増幅段

、初段はEF86を5極管接続で動作させ約41dBの利得を得ている。此にPG負帰還を掛けて低歪み化を図り32dBの利得

に仕上げている。

、次にドライブ段には300Bと歪み打ち消しの相性が良いと云われている12BH7Aの半分を使用し約23dBの利得を稼ぎ、残りの半分でカソードフォロアを構成して300Bを低出力インピーダンス駆動としている。

カソードフォロア段を介する事によってドライブ段の負荷を高く取れるので300Bとの歪み打ち消し条件が幅広く取れる。亦、300Bとは直結動作が出来るのでカップリングキャパシタが不要になり低域時定数が増えない事、キャパシタが無い為にオーバードライブされた時にキャパシタの充放電による気絶現象が起きないので耳障りな過渡音が発生しない等の利点がある。

、電力増幅段の300Bは $RL = 5k$ と比較的高い負荷で動作させて300B単体が発生する歪みが出るだけ少なくなる様な設計とした。

2 - 2) 電源回路

電源回路は信号増幅回路への電源供給は定電圧安定化電源(AVR)を採用した。具体的には+B電源、-C電源、300Bフィラメント点火用電源である。

EF86、12BH7Aはヒーターが傍熱管で熱時定数が大きいのので点火電源を安定化する必要は無いと考えてDC点火のみ採用した。

整流回路は+B、-C電源に元々搭載されていたトランスを使用する関係でセンタータップ両波整流回路、フィラメント、ヒーター整流回路は整流ロスを少なくする為、ショットキダイオードを用いた全波ブリッジ整流回路とした。

此処で前章で少しだけ触れたシングルアンプの電源回路に定電圧安定化電源(AVR)を搭載する理由について説明しておく。

先ず事の始まりは2年程前の出来事で、定例の測定器の定期点検をしていると前回の定期点検時よりも測定系の残留ノイズレベルが増加している事に気付いた事である。

高感度ノイズ測定機器類で全ての測定器のノイズフロアが1~2uV位上昇しており、亦、残留ノイズ波形も汚くなっている事が判明した。

丁度、電力会社が柱上トランスの交換をした頃であったので注上トランスの交換に原因があるかもしれないと思ったが、この時はそれ以上の調査はしなかった。

その後、アンプの定期保守点検をしていた時にシングルアンプの一部の機種でフリッカノイズが大きくなってスペックを外れる物が出てきたので詳しく調べると、AVRを載せて無いシングルアンプでは問題が有り、AVR搭載シングルアンプは全く問題が無い事が判明した。



(FIG 3 a) にAVR非搭載シングルアンプに商用電源から電力を供給した時のノイズのFFTグラフ、(FIG 3 b) にAVR搭載シングルアンプに同様に商用電源から電力を供給した時のFFTグラフを示す。

(FIG 3 a) では周波数 $F = 7 \text{ Hz}$ 辺りに大きなノイズのピークが有る事が見えるが (FIG 3 b) ではピークは見えない。



次にAVR非搭載アンプに付いて詳しく調べると、データは載せていないが商用電源の代わりに交流定電圧安定化電源 (ACAVR) からAC100Vを給電するとフリッカノイズは出ない事、同様に夜中になるとフリッカノイズの現象は殆ど問題にならなくなる事も判った。

普通、AVR搭載シングルアンプでは商用電源の電圧が変動しても内部の電源電圧は安定化されており全く変動しないので動作点の変動する事は無い。従って真空管の不良やアンプが発振でもしていない限りはノイズ電圧の異常な揺らぎ変動は発生しない物である。

対して非安定化電源搭載シングルアンプでは商用電源の変動によってアンプの内部電圧、動作条件が変動するので揺らぎが発生しフリッカノイズとして観測された物だと考えられる。

次に、夜中になると問題の現象は殆ど出ない事も判明したと書いたが、夜中には太陽光は無いので発電は出来ない。従って従来通りの電源から電力は供給されるので以前のようにノイズも出ない訳である。

太陽光発電施設が出来る以前はノイズ測定をしてもフリッカノイズが目立つ事は無く、気になる事も殆ど無かった。気になる様になったのは件の施設が出来てからである。

夜間にはフリッカノイズが目立たないのは太陽光が無いので発電が停止する為だと考えられるので略、太陽光発電施設の稼働がフリッカノイズ増大の原因であると思っている。

太陽光パネルでは太陽光を受けてパネルのセルで発生させた直流電力をインバータで交流電力に変換する訳であるが、変換された交流と既存の商用交流と同期を取る必要が有るが同期精度は如何な物かと調べてみると $F = 60 \text{ Hz} \pm 0.2 \text{ Hz}$ 以内と云う事であるのでオーディオ関係から見ると可成りラフなスペックである云わざるを得ない。実測してみると $F = 59.98 \text{ Hz}$ であったが負荷変動で $\pm 0.1 \text{ Hz}$ は周波数の揺らぎが存在する様である。

此処でインバータ出力の発振周波数を商用電源に周波数と位相を合わせるのに使うインバー

タのPLLは負荷が変動すると当然周波数も変動し此に追従しようと波打つ事になるので此に因る電圧変動が発生する事になり加算合成された商用電源には波形歪みが重畳される事になる。

此はモーターやインバータエアコンの様な電力機器では殆ど問題にはならないと思われるが、微小信号を取り扱うオーディオ機器や精密電子機器ではユーザーが気付かないだけで大いに悪さをしているかもしれないと思う処である。電源ケーブルを替えると音が変わると云う話等は此等が一因であるかも知れない。

以上の様に現象、メカニズムを考察した結果、商用電源の変動(揺らぎ)が非安定化電源搭載シングルアンプのフリッカノイズの原因であり、此を増大させたのが太陽光発電施設である事が推測されるに至った訳である。

次の問題としては、今回の調査で判った事は商用電源から給電してフリッカノイズが目立って問題になるのは電源を安定化していないシングルアンプだけで、AVR搭載シングルアンプや電源を安定化していないプッシュプルアンプでは殆ど問題にならないと云う事である。

少し理由を考えてみると、電源を安定化していない普通のシングルアンプでは出力トランス(OPT)に印可される商用電源由来の+B電源の変動はノーマルモードノイズとしてそのままトランスに重畳され、OPTの巻き線比に応じた電圧が出力されフリッカノイズとして観測される。

一方、安定化電源を搭載していないプッシュプルアンプの場合に商用電源からの給電でフリッカノイズの影響が殆ど出ないのはノーマルモードノイズとしてOPTに給電された+B電源の変動はプッシュプルOPTの両プレート端子では同じ電圧波形となり同相電圧ノイズ(コモンモードノイズ)としてプッシュプルOPTで打ち消されるからと考えられる。

以上の考察から、シングルアンプ設計に於いては電源電圧の変動を残留リップル電圧を含めて極力小さくする事、フリッカノイズ等の影響は数Hz以下の低い周波数で発生するので、低域周波数特性を必要以上に広げない方が良さそうである。

フリッカノイズの様に低い周波数でのノイズはNFBによる改善が期待出来ない事、スピーカの自由振動領域で発生するのでレベルが低くても混変調歪みの原因やドプラー歪みの原因として音質悪化の原因になるので注意が肝要である。

2 - 3) その他の回路

、出力ミュート回路

電源投入(ON)後30秒間アンプの動作が安定するまで出力を遮断してポップノイズ等不快な音が出ない様にミュートを掛ける。ミュート回路の電源はフィラメント回路から供給するので電源遮断(OFF)時にはリレーの作動が遅れるので出力が瞬断出来る様に電源スイッチの回路数を増やしてスイッチでミュート回路の供給電源を遮断する様にした。

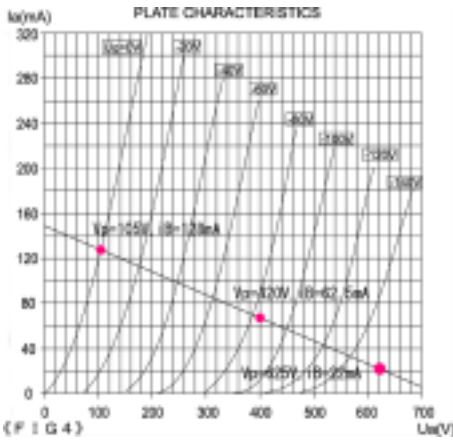
、インラッシュ電流制限回路

電源投入時、大きな突入電流が流れない様に電源トランスの1次巻き線に直列に突入電流制限抵抗を介挿し、数秒後に突入電流が収まった頃を見計らってこの抵抗をショートする。

3、回路設計

3 - 1) 信号増幅回路の設計

、300B回路



《FIG 4》に300Bのロードラインを示す。

$V_p = 420V$ 、 $i_B = 62.5mA$ 、 $V_g = -85V$ に動作基準点を取り、 $R_L = 5k$ としたので左図の様にロードラインを引く事が出来る。

この図より最大出力 P_o 、歪み率 K_f を計算すると、

$$P_o = 1/8 * (V_{ph} - V_{pl}) * (i_{B1} - i_{Bh}) \text{ であるので}$$
$$P_o = 1/8 * (640 - 105) * (128 - 18.5)$$
$$= 7.32 \text{ Watt}$$

$K_f = 1/2 * (i_{B1} + i_{Bh} - 2 * i_{Bb}) / (i_{B1} - i_{Bh})$ であるので

$$K_f = 1/2 * (128 + 18.5 - 62.5 * 2) / (128 - 18.5)$$
$$= 0.098 (9.8\%)$$

と計算される。歪みは2次歪みが主成分である。実際にはドライブ段との歪み打ち消し効果が期待出来るので出力、歪み率共若干改善出来ると考えている。

、カソードフォロア回路

カソードフォロアには双三極管12BH7Aの片ユニットを使用する。300Bのグリッドバイアス電圧 V_g がプレート電圧 V_p の割には深いので、カソードフォロア段での電圧ロスを出来るだけ抑える為、カソードフォロア段の負荷抵抗を $R_k = 15k$ と低い抵抗値に設定して、 i_B を多く流してカソードフォロアのグリッドバイアス電圧 V_g を出来るだけ浅くする設計とした。

次に、ドライブ段の負荷抵抗 R_L を高く取る様にグリッドリーク抵抗 R_g も真空管の定格が許す限り高くして $R_g = 270k$ とした。亦、供給電圧も定格内に抑える為にカソードフォロアへの供給電圧は $+V_{cf} = +250V$ 、 $-V_{cf} = -225V$ とした。

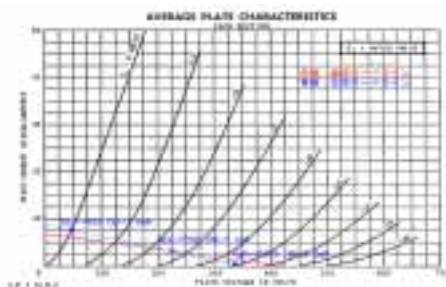
カソードフォロア段は同相入出力、且つ100%帰還が掛かっているのでアンプの段数が1段増えても歪みが増えたり信号の極性が反転する事も無い低出力インピーダンスの理想的な直熱三極出力管のドライブ回路方式である。

、ドライブ回路

ドライブ段は300Bのドライブ電圧を発生させるので高電圧動作が出来る双三極管12BH7Aの残りのユニットを使用する。ドライブ段へ供給電圧が300Bのプレート電圧と同じか、亦はそれ以下になるので少しでもドライブ電圧出力の増大を図る為に、ドライブ段にとって電源電圧ロスの多い初段とドライブ段間の直結動作を本機では採用しなかった。

この為、低域時定数が3段構成となるのでNFBを掛けた時の低域安定性及び、時定数のスタガリングの詳細な検討をする必要がある。

(FIG5) 12BH7Aドライブ段の直流、交流ロードラインを示す。



赤線が直流ロードライン、青線が交流ロードラインを表している。

直流ロードラインは後々の歪み打ち消し作業の為に少々高めの抵抗値を選択している。 $R_{Ldc} = 62k$ である。同様に交流ロードラインは R_{Ldc} とカソードフォロア段のグリッドリーク抵抗が並列に負荷になるので $R_{Lac} = 50.4k$ である。

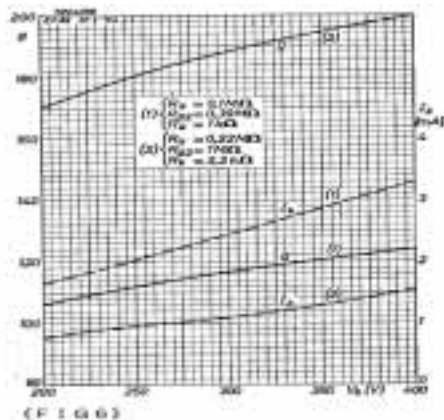
此处でグリッド入力電圧として $\pm 12.5V_0-P$ の正弦波を加えてみるとプレート電圧が下がる側を V_l 、上がる側を V_h とすると $V_l = -171V_0-P$ 、 $V_h = +110V_0-P$ の出力電圧を得る。この時の歪み率 K_f は $K_f = 0.116$ (11.6%)となる。

300B、12BH7A共に単体で見ると歪み率が大きく悪い様に見えるが数値は似た様な物で位相が逆転しているので歪みの打ち消しの効果は充分期待出来そうである。

、初段回路

初段回路は、ドライブ段と300Bの間で歪み打ち消し動作を行わせるので、影響が出ない様に低歪み動作をさせる。この為、EF86を五極管動作をさせて利得を稼ぎ、PG局部NFBを掛けて低歪み化を図り、全体のループゲイン(RG)の調整を行う事とした。

(FIG6)にEF86の利得対プレート電圧グラフを示す。



公開されている資料には適したグラフが無いので近い動作のグラフから得た数値をを補正して使用することにした。

本機の動作電圧は $V_{1st}(V_b) = 190V$ であるので左図のゲイン g_2 のグラフの $V_b = 200V$ の値を読んで $Gain = 170$ ($R_L = 220k$)を得る。

此处で五極管の場合、静特性図からも解る様に多少 V_b が動いても G_m は殆ど変わらないので供給電源電圧 $V_b = 200V$ の値を使用した。

一般に、 $Gain = G_m * R_L$ であるので g_2 のグラフのプレート負荷値を本機のプレート負荷値に換算し、 i_B の値から G_m の値を補正すると本機の利得 $G_{1st} = 112$ (= 41.0 dB)を得る。

初段には局部NFBを掛けて歪み率、周波数特性の改善とオーバーオールNFBを掛けた時のNFB量と仕上がり利得を調整する。仕上がり利得 $A_{nf} = 20$ (26.1 dB)とした時にオーバーオールNFBが10 dB前後なる様に局部NFB量を調整する。

、バイアス調整回路

300Bのバイアス電圧はカソードフォロア直結で供給されるのでカソードフォロアのグリッドにバイアス調整回路は設けられる。

出力管電流 i_B はグリッドバイアス電圧に依存し、その電圧が不安定だと出力管の動作も不安定となり、ノイズを発生させたり、出力管の熱的暴走を引き起こしたりする事があるので回路設計には注意が必要である。

特に、電源電圧の変化やアンプや周囲の温度の変化でバイアス電圧が変動しない様に温度補償型定電流回路を用いてバイアス電圧を発生させている。

電源電圧が変動しても定電流回路のトランジスタ(TRS)が飽和しない限りバイアス電圧が維持されるので、電源OFFの時でもバイアス電圧は一番最後迄保持され出力管の i_B がパルスの様に急増する様な事は無いので出力管のフィラメントを過電流による破壊から保護する事が出来る。

3 - 2)、電源回路の設計

、+B定電圧安定化電源(AVR)の設計

本機では+BAVRをラックス(株)製OY15型チョークトランスのケースの中に納める必要があるので小型化を図り、普通のAVRに比べて熱が籠もり易いので高温動作時の於ける安定性、信頼性の向上を図った。以下省略

熱対策の為、半導体、抵抗は負荷軽減マージンを普段のアンプに比べて大きく取り温度上昇を下げる様に配慮した。コンデンサ類は温度105、長寿命保証の製品を使用した。

次に制御トランジスタは耐圧が高く2次降伏の無い

TO3タイプMOSFETを使用して信頼性、保守性の向上を図った。

今回設計したAVRユニットは汎用性を持たせる為に出力電圧を可変出来る様にした。

(FIG9)(省略)の回路定数で $V_o = +435V \pm 45V$ 可変出来る。

亦、AVR保護の電流リミッタはフォールドバック型を採用してリミッタ作動時の損失を抑えた。

電流リミッタが働く出力電流は $i_{Omax} = 220mA$ に設定されており、これ以上の電流ではフォールドバック保護回路が作動する。

制御TRSに使う放熱器は $h = 3.5 / W$ の物を使用した。通常動作時の温度上昇は、凡そ $t = +10.5$ であった。亦、OY15ケースの中に取り付けた状態での温度上昇は放熱効率が悪くなり不利になるが、実測で凡そ $t = +25$ となり実用上全く問題は無いと考える。

放熱器に熱抵抗が小さく、熱容量の大きな物を付けているのは、出力がショートした時など、AVRが異常動作した時、制御TRSの温度上昇を出来るだけ低く抑える為の対策である。

、-C定電圧安定化電源(-CAVR)の設計

電源トランスは元々付いていた物を流用した為に電源回路が+BAVRと共通化が出来なかった。基本的には+BAVRの極性を反転してトランジスタのPch、Nchをそれぞれ入れ替えて電圧を-CAVR用に変更した物である。

-CAVRの入力電圧は $V_i = -280V$ 、出力電圧は $V_o = -225V$ に設定した。

-CAVRの制御TRSに掛かる電圧 V_{ds} が大きく取られているのは、電源OFF時にカソードフォロア段の-電源が早く減衰すると300Bのバイアス電圧が急激に浅くなって i_B が急変してポップノイズが発生するので、-AVRの飽和を遅らせ出来るだけ長く出力電圧を保持させる為である。

次に、AVR保護の電流リミッタは此もフォールドバック型を搭載している。出力電流が $i_0 = 50$ mA以上になった時に作動する。

普段の通常動作時の発熱では放熱器は必要無いが出力ショートなどの異常動作時の温度対策で $h = 10$ / Wの物を付けている。

、フィラメント点火AVR回路の設計

300 Bのフィラメントはサンケン電気(株)製3端子レギュレータICのS13052P用いて5V直流定電圧点火している。

、整流回路の設計

+ B整流回路、- C整流回路は元々付いていた電源トランスを使ったのでセンタータップ両波整流である。ダイオードはファーストリカバリタイプを採用した。

フィラメント電源、ヒーター電源の直流点火はヒーター巻き線を使うのでブリッジ両波整流とする。整流電圧ロス低減の為にショットキバリアダイオードを使った。ヒーター電源はヒーターに直列に抵抗を入れてヒーター電圧をDC6.3Vに調整する。

、電源デカップル回路

1st電源、ドライブ電源、カソードフォロア電源の電源供給とデカップル機能である。電圧調整用のブリーダ抵抗を設けている。

各電圧は $V_{1st} = +190V$ 、 $V_{drv} = +425V$ 、 $V_{cf} = +250V$ である。

3 - 3)、サービス回路の設計

突入電流制限回路、出力ミュート回路等をアンプ実使用上の機能向上の為にサービス回路と呼んでいる。

、突入電流制限回路

AC1次回路に介挿されるインラッシュ電流制限回路、フィラメント突入電流制限回路がありリレーとONディレイ回路で構成されたONディレイタイマーである。

(FIG14)に突入電流制限回路の基本回路図を示す。

リレー用電源は新たに作る巻き線が無いので、ヒーター電源から供給する事にして、DC5Vリレーを使用した。

タイマー作動開始時間は厳密に設定する必要が無いので約4~7秒のONディレイとした。

インラッシュ電流制限回路はAC1次回路に介挿されるので安全規格認定部品を使用した。

、出力ミュート回路

フィラメント電源整流回路から給電されるのでリレーはDC5Vの物を使用した。

出力ミュート時間は30秒のONディレイとした。真空管が通電作動後、余裕を持たせてミュート解除する事でポップノイズが出ない様にしている。

出力回路には純容量負荷時の安定度対策の為にCRスナバー(通称、ゾーベル回路)と出力

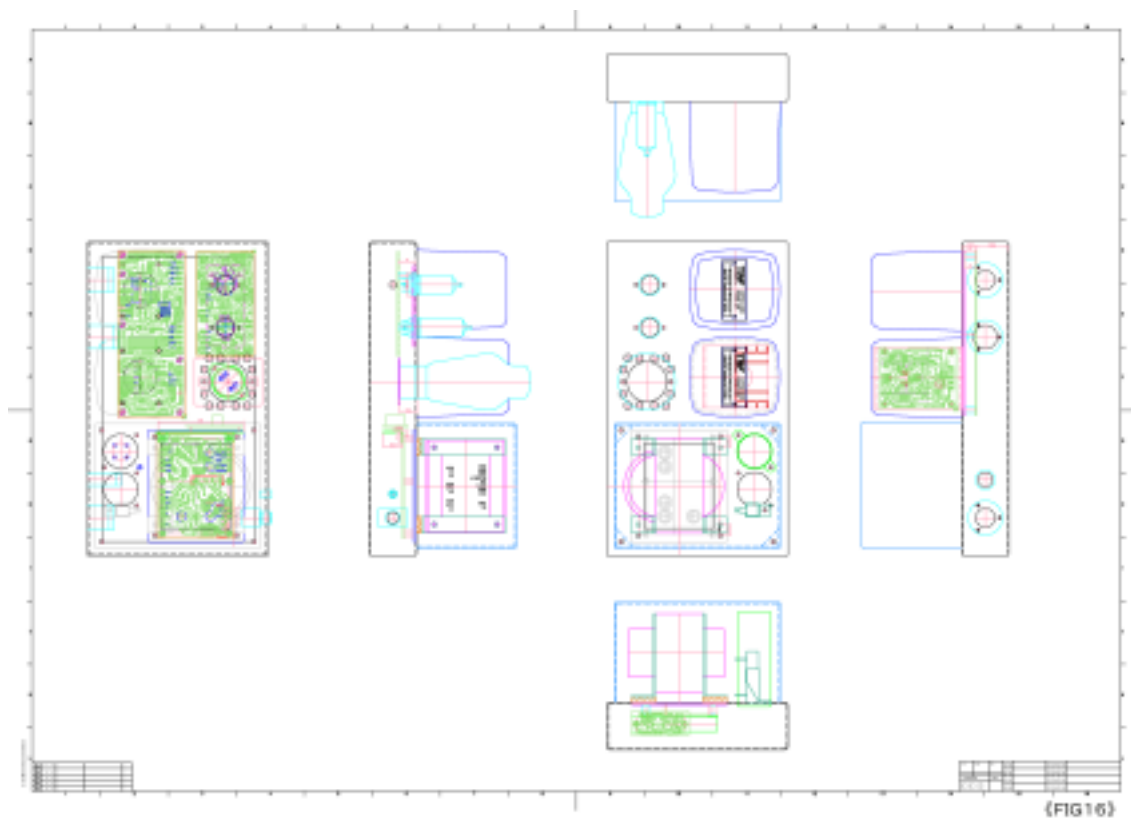
コイル、ダンブ抵抗が設けられている。

4、機構設計

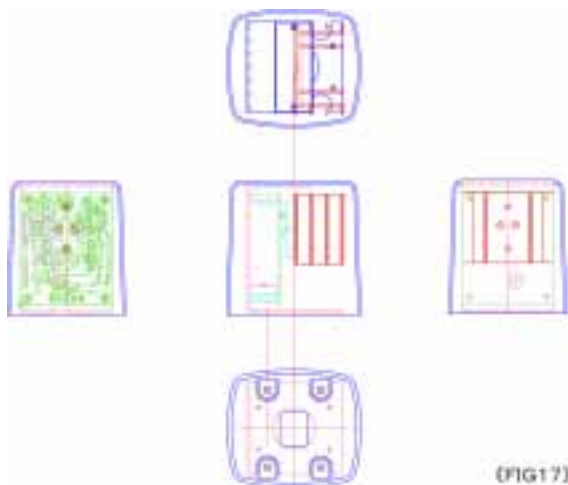
既存アンプの改造であるので意匠関係はそのまま踏襲する事にした。亦、新たに取り付けられるプリント基板類はサブシャーシを作って此に取り付け、サブシャーシは既存のシャーシ孔を使って取り付けられる様に工夫した。

トランスの取り付けは伏せ型からシャーシ上面に横型で取れ付けられる様に変更した。此によってシャーシ内部が広く使える様になった。

(FIG16)にアンプの機構検討図(当たり図)を示す。



この図面を使って部品の取り付け方法、配線の手順等作業上の細かい留意点を検討する。



(FIG17)に+BAVRの当たり図を示す。

メイン安定化定電圧電源になる+BAVRをOY15型トランスのケース内に納める必要があるので細かく検討する為作図した。

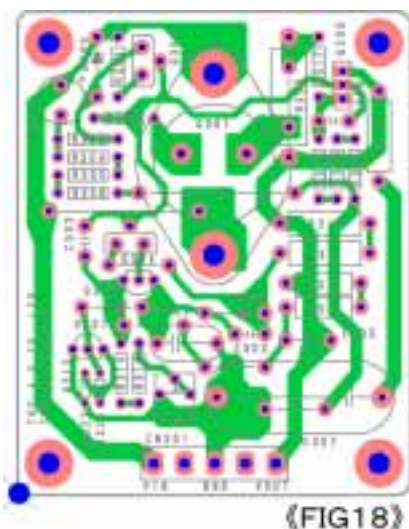
亦、取り扱う電圧も高い上に、ケースが被さると内部の状態が全く見えないので高圧部がケースや取り付けネジ頭に接触したりしない様に部品の形状、取り付け方法、部品間空間距離等もこの当たり図で詳細にチェック検討しておく必要がある。一応、問題の無い事は確認出来た。

5、プリント基板の設計

新たに設計したプリント基板は、+ B AVR回路基板、- C AVR回路、フィラメントAVR回路、出力回路、電源デカップリング回路一体型基板、電源整流回路基板、フィラメント突入電流制限回路基板である。各回路は機能毎にまとめて基板化したが、フィラメント突入電流制限回路だけは後付で急遽取付る事になったので独立した基板となった。

信号増幅回路基板は以前作ったシングルアンプ用の基板を改造して流用した。

5 - 1)、+ B AVR基板の設計



《FIG18》に + B AVR基板のアートワークを示す。

試作枚数が少ないので片面ガラスエポキシ基板をルータ加工機で彫刻加工して作る事にした。

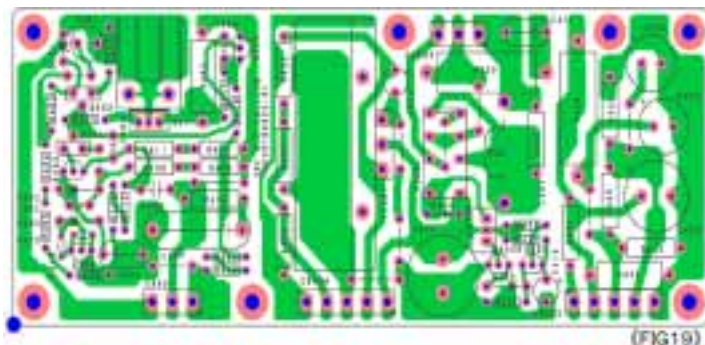
制御MOSFETは故障時に交換作業が簡単に出来る様にTRSソケットが使えるTO3タイプの石を使用した。

ヒートシンクとMOSFETをネジで共締めして取り付け、ヒートシンクが接地されない様にして、AVRをカスケード接続して電圧を稼ぐ時や - AVRとして使う場合にAVRのフローティング動作が簡単に出来る様に考慮した。

亦、色々な用途が考えられるので出力電圧が可変出来る様にした。過電流保護はフォールドバック型を搭載した。

プリント基板外形寸法は $W \times D = 80 \times 65$ (mm)である。

5 - 2)、- C AVR回路、フィラメントAVR、出力回路、他、基板の設計

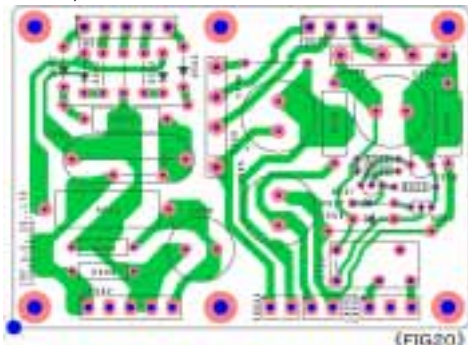


《FIG19》に - C AVR回路、フィラメントAVR、出力回路、電源デカップル回路基板のアートワークを示す。

基板材質は片面ガラスエポキシ基板 (FR - 4)である。

プリント基板外形寸法は $W \times D = 165 \times 70$ (mm)である。

5 - 3)、電源整流回路基板の設計



《FIG20》に電源整流回路基板のアートワークを示す。

この基板には + B、- C電源、フィラメント、ヒーターの整流回路及びAC1次回路に介挿されるインラッシュ電流制限回路制御部が搭載される。インラッシュ電流制限抵抗は容量25Wのセメント抵抗で大型形状の為外付けにした。亦、リレ - は耐圧、電流共に大きな物を使用する必要がある。

5 - 4)、フィラメント突入電流制限回路基板の設計



(FIG21)にフィラメント突入電流制限回路基板のア트워크を示す。単純で簡単な回路であるので蛇の目ユニバーサル基板に手配線して作った。

5 - 5)、信号増幅回路基板の改造

信号増幅回路基板は300Bシングルステレオアンプ用として数年前に作った物を流用した。

シャーシと基板で真空管の取り付け位置が違って其の儘では基板を取り付け出来ないで工夫をして使える様にした。亦、基板の引き出し線の方向がハーネス線と反対になっていたので合わせる為に基板を裏返して使う事にしたので配線の引き回しが整理されすっきりした。

6、プリント基板の組み立て



(FIG22)に+B AVRの組み立て写真を示す。

ヒートシンクは $h = 3.5 / W$ の熱抵抗を持つ物である。制御MOSFETには手持ち部品の関係で耐圧 $V_{ds} = 800V$ のTO3タイプの2SK351を使用した。

プリント基板には直流高電圧が掛かるので電気腐食対策でパターン全体に半田メッキを施している。



(FIG23)に-C AVR回路、フィラメントAVR、出力回路、電源デカップル回路基板の組み立て写真を示す。フィラメントAVRは電力損失を考慮して少し大きめのヒートシンク ($h = 6 / W$) を搭載して温度上昇を抑えている。



(FIG24)に源整流回路基板の写真を示す。

写真左側が+B, -C電源整流回路、右半分がフィラメント、ヒーター電源整流回路でフィラメント用にはアルミ板を取り付けて放熱を改善している。

右下の黒い四角い部品が1次電源インラッシュ電流制限回路用リレーでパナソニック製の電安法規格品を採用した。



(FIG25)

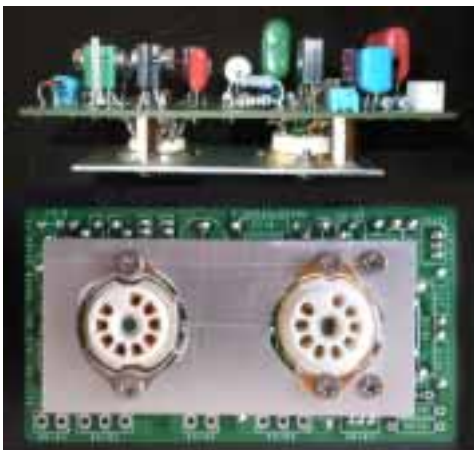
(FIG25)にフィラメント突入電流制限回路基板の写真を示す。

電源が立ち上がらない問題が起きて急遽作ったので蛇の目ユニバーサル基板に手配線となった。

3端子レギュレータICのSI3052Pはフォールドバック電流リミッタが働く最小電流は $i_O = 2.3A$ となっているので、300Bが冷えていてフィラメントの抵抗値が

低い時でも、通電開始時のラッシュ電流をこの値以下に抑える必要がある。

$T_a = 25$ の時、フィラメント抵抗値は 0.9 であったのでシリーズ抵抗として 1.5 を入れ、通電7秒後にリレーで抵抗をショートしてフィラメントには正常電圧 $5V$ が掛かる様に働く。



(FIG26)

(FIG26)にドライブ基板の写真を示す。

調整箇所が多いドライブ基板は実装してから部品の交換をする必要があるので両面基板を使う事にしたが、余りお金は掛けられないので以前作った基板の残り物を本機に取り付けられる様に改造して流用する事にした。

流用した基板とシャシーのソケット取り付け寸法が違っていたので写真の様にプリント基板とソケットをアダプタ金具でユニット化して取り付ける事で辻褄を合わせた。

亦、プリント基板から配線を引き出し易くする為に基板を裏表ひっくり返して使った。此で配線の引き回しが大分すっきりして綺麗になった。

7、プリント基板の通電チェック

7-1)、+BAVR基板の通電チェック

チェック前の準備として、+BAVR基板の入力端子、グランド間にDC500V-1A出力出来る可変電源を接続、出力端子、グランド間に電子負荷装置を接続する。入出力の電圧、電流は外部電源、電子負荷の指示計にて読み取る事とする。亦、K型熱電対温度計のセンサー部分を接着材付きのアルミテープでMOSFETのケース(MOSFETケースは活電部であるので感電、ショート事故に注意する事)に貼り付ける。電子負荷のシンクVR反時計方向に廻し切って吸い込み電流を0に設定する。可変電源の出力電流リミッタを $i_O = 350mA$ に設定する。

次に可変電源の出力電圧 V_i を徐々に上げて行き+BAVRの出力電圧 V_o が追従して上昇する事、出力電流は流れない事を確認する。引き続き電圧を上げて行くと+BAVRの出力電圧が $V_o = +380V \sim +470V$ の間で変化しなくなるが+BAVRが作動して出力電圧が安定化された為である。次に、可変電源の出力を+DC500V迄上げ、電子負荷のシンクVRを時計方向に徐々に廻して行き出力電流 i_O が増加して行く事を確認する。電流を増加していくと $i_O = 220mA$ 迄は V_o に変化無し、此を少し超えた処でフォールドバック型電流リミッタが働き急激に出力電圧、電流共に低下して共に略0となる事を確認する。シンクVRを反時計方向に廻し切ると電圧

が復帰し安定化電圧値を示す事を確認する。数回繰り返して動作異常無き事を確認する。

以上の確認が出来れば、+BAVRの半固定抵抗を可変して $V_0 = +440V$ に合わせる。

次に、出力電流を $i_0 = 100mA$ 設定して1時間程稼働させてMOSFETの温度上昇を測定する。測定された温度が $T_c = 23 + \text{周囲温度 } T_a \pm 5$ であれば正常動作と考えられる。

7 - 2)、-CAVR回路、フィラメントAVR、出力回路、電源デカップル回路基板の通電チェック 、-CAVR回路の通電チェック

可変電源、電子負荷を+BAVRの場合と極性を逆にして接続する。出力電圧の極性確認の為、出力端子にデジタルマルチメータを接続しておく。

可変電源の出力電流リミッタは $i_0 = 100mA$ に設定する。

次に、可変電源の出力 V_i を少し上げて、デジタルマルチメータの表示電圧が-電圧を指示する事を確認出来れば、可変電源の出力を上げて行き $V_i = -285V$ に設定すると-CAVR出力が $V_0 = -225V \pm 10V$ 以内となる事を確認する。

次に、電子負荷のシンク電流を増やして行くと $i_0 = 50mA$ 迄は V_0 に変化無し、此を超えると-CAVRのフォールドバック型電流リミッタが働き、 V_0 、 i_0 共に略0になる事を確認する。シンク電流を0mAにすると V_0 が復帰する事を確認する。数回繰り返して動作異常無しを確認する。

、フィラメントAVRの動作チェック

入力に外部電源より $V_i = DC + 8.7V$ を接続して出力に $V_0 = DC + 5.0V$ が出力される事を確認する。出力に $R = 3.9$ を接続して $i_0 = 1.25A$ 流しても V_0 に変化の無いことを確認する。

、出力ミュート回路チェック

の通電中に出力回路のリレーと制御TRSのコレクタの間にあるコネクタCN405をショートすると、約30秒でリレーが作動する事を確認する。

、電源デカップル回路のチェック

目視検査で取り付けられた抵抗値、キャパシタの耐圧、容量、極性に間違いが無い事を確認する。

7 - 3)、電源整流回路基板のチェック

、ヒーター電源整流回路は外部トランスよりAC6.3Vを印可して無負荷出力 $DC + 9.2V$ が出力される事を確認する。次にAC電源印可後数秒でインラッシュ電流制限回路のリレーが作動する事を確認する。

、フィラメント電源整流回路、+B、-C電源整流回路は目視検査をして、抵抗値、キャパシタの耐圧、容量値、極性及びダイオードの部品名、極性に間違いが無い事を確認する。

7 - 4)、フィラメント突入電流制限回路基板のチェック

電源コネクタに外部電源から $DC + 8, 2V$ を加えて数秒後リレーが作動する事を確認する。

7 - 5)、信号増幅回路基板のチェック

目視検査でソケットの端子番号、機能とプリント基板の端子番号、機能が回路図通りになっているか入念にチェックする。

次に、ヒータ回路に極性を注意してDC + 6.3Vを供給しLEDが点灯する事を確認する。

真空管の電源として、 $V_{drv} = DC + 425V$ 、 $V_{1st} = DC + 190V$ 、 $V_{-c} = DC - 225V$ を外部電源より供給して各真空管の V_p 、 V_k を測定する。

測定値は初段プレート電圧 $V_p(1st) + 75V$ 、ドライブ段プレート電圧 $V_p(drv) + 225V$ 、カソードフォロア段カソード電圧 $V_k(ck) - 95V$ の前後の電圧値が出る事を確認する。

次に、コネクタCN101に正弦波信号 $F = 1kHz$ 、 $V_i = 10mV$ を加えて初段、ドライブ段のプレート、カソードフォロア段のカソードに信号が出ている事を、入力インピーダンス10Mのプロープを用いて、オシロスコープで波形観測し信号が出る事、極端な歪み波形で無い事を確認する。

カソードフォロア出力端子で出力電圧が $V_o = 16.8V \pm 0.5V$ 出ている事を確認する。

8、組み立て配線作業



(FIG27)に内部配線写真を示す。

回路実装にプリント基板を用いる事によって、基板を用意する手間と労力が要るが、実装前に回路ブロック毎に通電テストが出来、実装配線もすっきりと見た目が綺麗になり視認性、信頼性が増す事や、真空管ソケット周りの電圧チェックの時に、テスト棒の先で誤って他の部品に接触したりして壊す危険性が減る等のメリットがある。



(FIG28)に電源コンパートメント及びシャシ - 上面の写真を示す。

電源トランスは改造前のアンプに付いていた物で、元々はシャシーに伏せ型で取り付けられていたが、取り付け金具を作ってシャシ - 上面に横型で取り付けられる様に変更した。

真ん中の銀色に見えるのが+B AVRである。



(FIG29)にフィラメント突入電流制限回路の写真を示す。

フィラメント点火電源は無負荷では正常に電圧が出るが、真空管を挿すと電源(AVR)が立ち上がらなくなると云う不具合の為、急追加した回路である。

取付ける場所が無いので整流基板の開きスペースにアダプタ金具を作って縦に取り付けた。正に合わせ大工仕事である。

9、通電チェックと調整作業

9 - 1)、通電チェック

前以て各プリント基板毎に単体で通電テストを行って動作確認をしてあるので、AC電源に接

続いてアンプ全体での通電チェックは主に配線ミスが無い事、及び安全性の確認となる。

以下、(表 1) に 1 号機の概略各部測定電圧を記す。

①	V+Bin=+470V	+BAVR 入力電圧
②	V+Bo=+440V	+BAVR 出力電圧
③	V+drv=+425V	+ドライブ電圧
④	V+cf =+240V	+カソード電圧
⑤	V+1st=+190V	+初段電圧
⑥	V-cin=-280V	-CAVR 入力電圧
⑦	V-co =-225V	-CAVR 出力電圧
⑧	Vflin=+8.7V	+フィラメントAVR 入力電圧
⑨	V+flo=+5.0V	+フィラメントAVR 出力電圧
⑩	V+H=+6.3V	+ヒーター電圧

1 次電源電圧: AV 100 V

消費電力 $P_c = 70 W$

であった。

試作機の場合、無理してやる必要は無いが電気用品安全試験として AC 1KV 一分間の絶縁耐圧試験、及び DC 1kV の絶縁抵抗試験を行うと良い。

安全確認基準は IEC 60065 に準拠する。

調整作業では 9 - 2)、歪み打ち消し調整作業、9 - 3)、NFB を掛けて仕上がり利得調整作業、9 - 4)、周波数特性、インディシャル応答波形調整作業を行う。

9 - 2) 歪み打ち消し調整作業

シングルアンプでの歪みの発生原因は負荷抵抗(ロードライン)の設定不良、動作点の設定不良に因る 2 次歪み、大出力時に振幅直線性が取れなくなって発生する 3 次歪み、及びそれらの相互作用による物である。

2 次歪みの打ち消しは主に出力段とドライブ段の間で行われる。本機のようにドライブ段と出力段の間に低歪み率でインピーダンス変換に優れたカソードフォロア段を設けるのは理想的であると考えられる。3 次歪みは系の線形性に依るので高電圧、大電流動作や NFB を掛けて直線性を良くする事で改善することが出来る。

次に、初段増幅回路に求められる事はローノイズ、低歪み率で要求される十分な利得が得られる事である。従って高 μ 三極電圧増幅管に浅い NFB を掛けた物、亦は五極電圧増幅管に深い NFB 掛けて低歪み率動作を実現した物、等が候補として考えられる。

300B の様に深いバイアス時のリニアリティが余り良く無い 2 次歪みの多い三極真空管は TV の CRT の水平増幅管の様に 2 次歪みが多く発生する様に作られた 12BH7A の様な三極真空管をドライブ段に使う事によって出力段とドライブ段で発生する 2 次歪みの極性が丁度逆になって打ち消し合い、歪みの低減を図る事が出来る。

実際の歪み打ち消し作業では、アンプを歪み率測定が出来る状態にセットして

、入りに周波数 1kHz の正弦波信号を入力し、出力 1Watt / 8 時の出力歪み波形を観測しながら 300B のバイアス電圧を微調整して歪み率が最小になる様に調整する。

、次に同様に歪み波形を観測しながらドライブ段の 12BH7A のプレート抵抗値、カソード抵抗値を微調整して更なる低歪み率になる抵抗値を調整する。

、以上の、の作業工程を数回繰り返して最小歪み率になる様に調整をする。この時出力を上げて行って歪み率カーブが急激に悪化したりしない事を確認する。亦、周波数 10kHz、100Hz でも歪み率カーブの傾向が 1kHz と極端に違っていない事を確認する。(歪み波形の観測はリサージュ表示を用いて行うと直感的に理解し易い。)

9 - 3)、NFBを掛けて仕上がり利得の調整作業

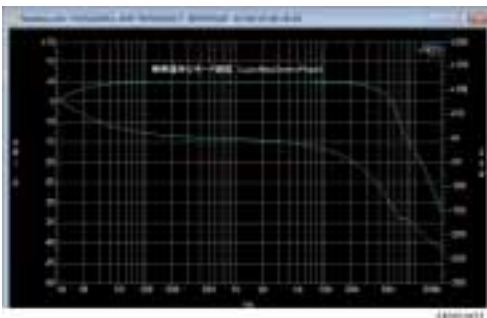
、周波数1kHzでのオープン利得 A_o を精密に測定する。 $A_o = 61.65 (= 35.79 \text{ dB})$
、仕上がり利得を A_{nf} 、帰還率 $= R_k / (R_f + R_k)$ (但し R_f :NFB抵抗、 R_k :カソード抵抗)とすると $A_{nf} = A_o / (1 + A_o * \quad)$ であるので、此より $R_f = (A_o * A_{nf} / (A_o - A_{nf}) - 1) * R_k$ を得る。

本機の計算例を示すとオープン利得(実測値) $A_o = 61.65$ 、仕上がり利得 $A_{nf} = 19.90$ (26.0 dB)より $R_f = 2.86 \text{ k}$ ($7.5 \text{ K} / / 4.7 \text{ k}$)、 $R_k = 100$ となる。

9 - 4)、周波数特性、インディシャル応答波形調整作業

先ず、周波数特性調整作業について記す。

本機の無帰還時の周波数特性を(FIG30)に示す。



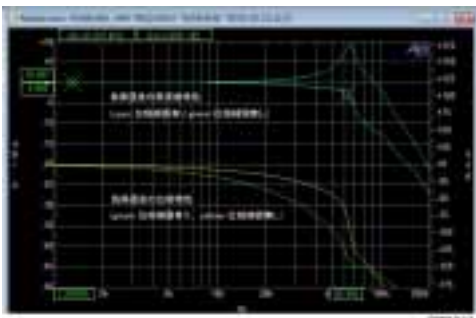
データは正規化されているので、0 dBがオープン利得 $A_o = 35.8 \text{ dB}$ になる。

初段はNFBが掛かっているので殆どOPTの周波数特性であると見て良い。此を見ると $F=70 \text{ kHz}$ 辺りにトランス内に共振点がありF特上のディップと位相の急激な回転がある事が分かる。

このグラフに -9.8 dB の処に横線を引くと此が仕上がり利得 A_{nf} のラインとなる。この A_{nf} ラインは凡そ $F = 70 \text{ kHz}$ でオープン利得のグラフと交叉し、交叉する角度は -12 dB/oct. であるのでこの周波数近傍で A_{nf} のグラフにピークを持つ事になる。発振するかどうかの判定はループ利得のナイキスト線図を描いて見ると発振しない事が確認出来る。

参考迄に、低域側のカットオフ周波数 $F_{cl} = 16 \text{ Hz}$ となっている。

(FIG31)に負帰還を掛けた時の位相補償無しと位相補償有り時の周波数特性を示す。



NFB抵抗だけで位相補償キャパシタの無い場合は $F_o = 65 \text{ kHz}$ の処に $A_p = +10 \text{ dB}$ の2次系のピーク(ベル型)が観測される。

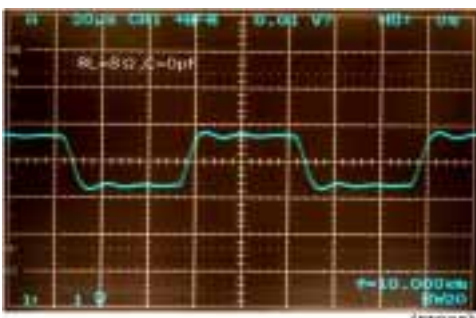
次に、位相補償と高域利得補償を行ってピークの無い周波数特性に追い込んで行く。

調整に当たってはインディシャル応答波形を観測しながらカットアンドトライを繰り返し補償を最適値に収束させて行くと良い。

(FIG32)にインディシャル応答波形をしめす。

$F=65 \text{ kHz}$ から急撃にF特が減衰するので矩形波の応答は狭帯域特性になっているのが分かる。

この状態で純容量付加テストで容量値 $0.01 \mu\text{F} \sim 2.2 \mu\text{F}$ 迄変化させても発振を生ずる事は無い。



次に低域周波数特性調整作業について記す。

本機は帰還ループ内に初段とドライブ段が直結で無いので低域時定数を3個持つ。亦、取り扱う周波数が非常に低いので実際に測定して確認するのが難しいと云う問題がある。

初段とドライブ段の段間時定数をTL1、ドライブ段とカソードフォロア段の段間時定数をTL2、出力トランスの時定数をTL3とすると、本機の場合スタガリングはTL1 TL2 TL3である。

負帰還量が $RG = 3.12 (= 10.0 \text{ dB})$ であるのでスタガリング比 $K = (TL1 TL2 / TL3) / 9.0$ であればピークは生じない。(注1参照)

今、OPTの1次インダクタンス $L = 27 \text{ H}$ 、300BとOPTの負荷抵抗を合成負荷抵抗 RL とすると $RL = 730$ となり、 $TL3 = 27 / 730 (\text{H} /) = 0.037 (Fc = 4.3 \text{ Hz})$ である。次にTL2は $TL2 > TL3$ で $K = 9$ であれば良いから $TL2 = 0.387 (Fc = 0.41 \text{ Hz})$ である。

TL2よりカソードフォロア段のグリッド抵抗を $Rg = 270 \text{ k}$ とすると $C = 1.43 \text{ uF}$ となる。中途半端な値で手持ち在庫には無いので、在庫のキャパシタでは $C = 2.2 \text{ uF}$ 亦は 1.0 uF を選ぶ事になる。 $C = 2.2 \text{ uF}$ の場合は $K = 16.0$ となり問題は無いが、 $C = 1.0 \text{ uF}$ の時は $K = 7.3$ となり、スタガ比が不足するので低域に少しピークが出来る事が考えられる。

本機では取付場所、外形形状から $C = 1.0 \text{ uF}$ を採用したので低域にピークが出来た時は、入力VRの後段にあるDCカットのキャパシタの容量値を調整して低域周波数特性を $F = 10 \text{ Hz}$ 前後から減衰させる事でピークを取る事が出来る。

低域周波数特性の調整はカットアンドトライだけでやるには技術的、測定機材的にも結構難しいので、SPICEでシミュレーションした結果を援用すれば比較的簡単に調整出来る。

試行錯誤の結果としてNFBを掛けた時の低域カットオフ周波数は略 $Fc = 6.4 \text{ Hz}$ となった。

10、測定データ

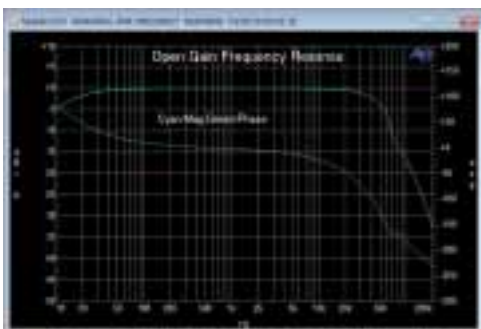
10A)、1号機: MA300BS - 1

10A - 1)、基本特性

- a)、消費電力 $Pc = 70.8 \text{ W}$ $AC 102.5 \text{ V} (= 60 \text{ Hz})$
- b)、利得 $Anf = 25.8 \text{ dB}$ $Ao = 35.8 \text{ dB}$
- c)、残留ノイズ $Vnf = 0.12 \text{ mV (flat)} / Vna = 0.052 \text{ mV (IEC - Anet)}$
- e)、ダンピングファクタ $DF = 9.8 / 8$ (ON - OFF法)

9A - 2)、周波数特性

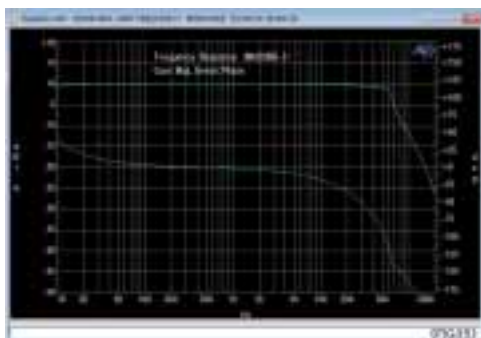
a)、周波数特性(NFB = 0 dB)



(FIG34)にオープン利得周波数特性(F特)を示す。データは正規化されて表示している。従って基準レベル0dB/Aは $Ao = 35.8 \text{ dB}$ である。

本機に使用したOPTは最近の高性能OPTと比べると高域遮断周波数特性は1オクターブ位低いので出来るだけ帯域を広く取り、純容量負荷安定度や波形伝送性を良くするにはNFB補償に工夫を要する。

b)、周波数特性(NFB = 10.0dB)



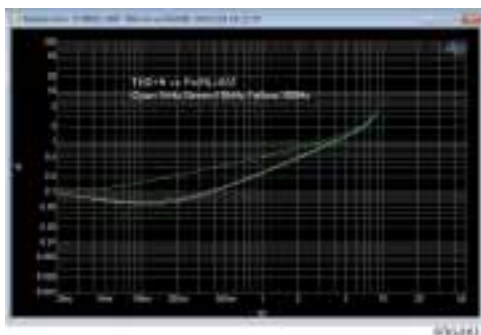
(FIG35)に負帰還を $NFB = 10.0\text{dB}$ (組み合わせる NFB 抵抗の関係で NFB 量が増えた)掛けた時の周波数特性を示す。グラフは正規化されているので基準レベル 0dBref は $Anf = 25.8\text{dB}$ である。

一般には、 NFB を掛けた後の F 特の補正はオープン利得 Ao の F 特カーブと仕上がり利得 Anf の F 特カーブが交わる周波数で -3dB 落ち位に調整するのが良いが、此だと本機の場合 OPT の周波数帯域が狭いので $F = 20\text{kHz}$ で F 特の減衰が大きくなるのでピーキング法を用いて $F = 60\text{kHz}$ 位までカーブがうねる事無く素直に -1dB 位の減衰で収まる様に調整した。

この為にインディシャル応答波形に多少のリングングを生じ、 $F = 65\text{kHz}$ から急激に F 特の減衰と位相の回転が始まるが、純容量負荷試験でも容量を $C = 2.2\mu\text{F}$ 迄増大しても発振する事は無いので一応問題無しとした。

10A-3)、全高調波歪み率特性

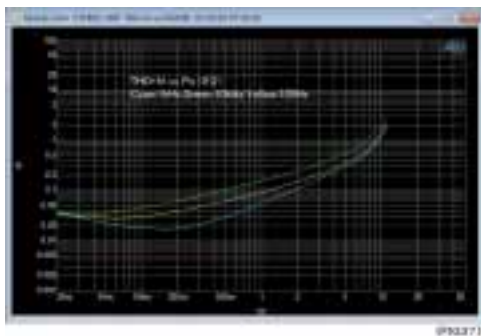
a)、THD + N vs Po (NFB = 0dB)



(FIG36)に無帰還時の高調波歪み率対出力図を示す。

$F = 1\text{kHz}$ と $F = 100\text{Hz}$ では歪み率のカーブに殆ど差が無いのは周波数振幅、位相共大きな差異が無くドライブ段と出力段での歪み打ち消し作用が良好である事を示す。対して $F = 10\text{kHz}$ で歪み率が悪くなっているのは、周波数振幅、位相の差異が大きく打ち消しが上手く行っていないと云う事である。

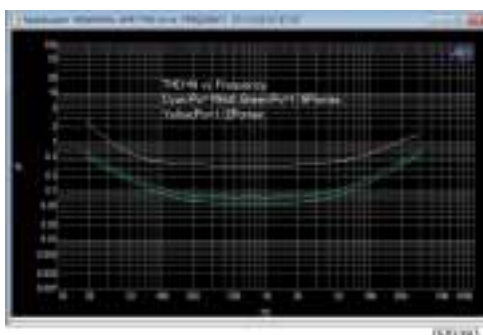
b)、THD + N vs Po (NFB = 10.0dB)



(FIG37)負帰還 $NFB = 10.0\text{dB}$ を掛けた時の全高調波歪み率対出力図を示す。

$F = 1\text{kHz}$ に対して $F = 100\text{Hz}$ 、 $F = 10\text{kHz}$ で歪み率が悪化するの OPT の高低両周波数帯域で振幅特性、位相特性が悪化して $F = 1\text{kHz}$ に対してベクトル的に負帰還量が減少する為である。従って NFB 効果を生かす為にも OPT の周波数特性、位相特性が重要になり広帯域 OPT が必要となる訳である。。

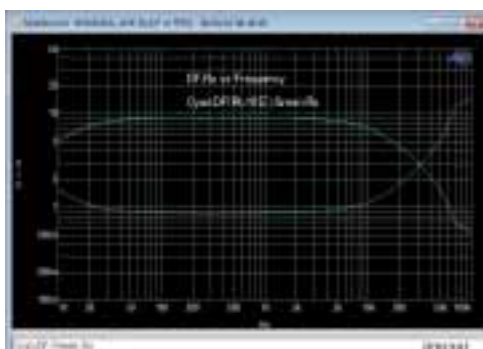
c)、THD + N vs Frequency (NFB = 10.0dB)



《FIG 38》負帰還NFB = 10.0dBを掛けた時の高調波歪み率対周波数図を示す。

図は $P_o = 1 \text{ Watt}$ 、 $1/8 P_{o \max}$ 、 $1/2 P_{o \max}$ を示す。 $F = 10 \text{ kHz}$ と $F = 100 \text{ Hz}$ で歪み率が悪化するの、《FIG 37》の説明と同様にF特が減衰してNFB量が減少する事、位相の回転に因り打ち消し条件が外れる為である。

10 A - 4)、ダンピングファクタ(DF)、出力インピーダンス(R_o)特性



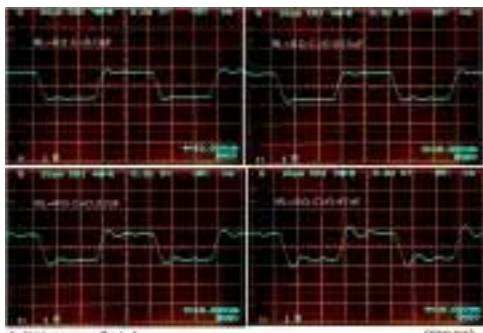
《FIG 39》にダンピングファクタ(DF)、出力インピーダンス(R_o)対周波数特性を示す。

ダンピングファクタは $DF = 9.0$ (電流注入法)で、ON - OFF法($DF = 9.8$)に比べて少し低くなっている。

ダンピングファクタの周波数特性カーブはNFBループゲインの周波数特性の傾向を概ね代弁していると見て良い。

10 A - 5)、インディシャル応答波形

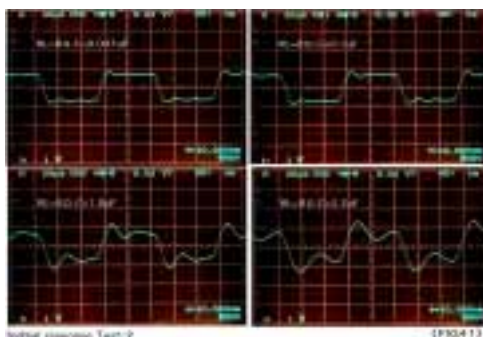
a) $R_L = 8 \quad + C = 0 \text{ pF} \sim 2.2 \text{ uF}$



《FIG 40》に $R_L = 8 \quad + C = 0 \text{ pF} \sim 0.1 \text{ uF}$ のインディシャル応答波形写真を示す。

$C = 0 \text{ pF}$ ではF特の処で説明した様に $F = 65 \text{ kHz}$ で急激なF特の変化を伴う為、リングングが大きい。

$C = 0.022 \text{ uF}$ 迄は波形に変化が見られ無いので割愛した。付加容量が大きくなるとリングングの振幅が大きくなって。振動周波数も下がって来る事が判る。



《FIG 41》に $R_L = 8 \quad + C = 0.22 \text{ uF} \sim 2.2 \text{ uF}$ のインディシャル応答波形写真を示す。

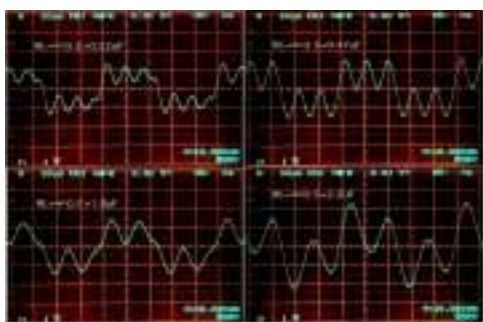
$R_L = 8$ で容量負荷がダンプされるので其程大きな振動にはならない様で減衰も早いので問題は無いと考えている。

b)、 $R_L =$ 、 $C = 0\text{pF} \sim 2.2\text{uF}$



(FIG 42) に純容量負荷のインディシャル応答波形の内、 $C = 0\text{pF} \sim 0.1\text{uF}$ の物を示す。

$R_L = 8$ の時に比べて振動がダンプされない
ので振動の振幅が大きくなっているが収束するので
問題は無い。 $C = 0.022\text{uF}$ 迄は波形に変化が見ら
れ無いので割愛した。



(FIG 43) に純容量負荷のインディシャル応答波形
の内、 $C = 0.22\text{uF} \sim 2.2\text{uF}$ の物を示す。

$C = 0.47\text{uF}$ の時が一番波形の振幅が大きく振動
も持続しているが入力信号を停止すると振動波形は
収束し自由発振を生じないので実用上問題は無いと
考えている。

11、結論

今年の2月上旬より始めた改造作業はこのレポート以て完了した。本機では新型AVRの搭載、ヒータ点火を含めた完全DC電源化を行い効果の確認をする事が出来た。元々33年前に作ったシャシーを流用した事もあって、試作上の制約も多少有ったが性能の向上も図れ、概ね所期の目標は達成出来たと考えている。

亦、従来型シングルアンプ用アウトプットトランスの特性限界の確認も出来、次に試作実験を計画をしている直流磁界打ち消し型シングルアンプの構想にアイデアやヒントを得る事が出来た。

アンプの音質的な感想について、私見乍ら小型の外観形状から来る印象とは違って雄大、且つ清澄で色付けの無い音質であり、従来云われて来た様な線の細かいイメージの300Bシングルアンプの音質とは一線画する物で良好だと思っている。

12、謝辞

試作基板のルータ加工では徳島県工業技術センターにお世話になった事を感謝する。

13、使用測定器

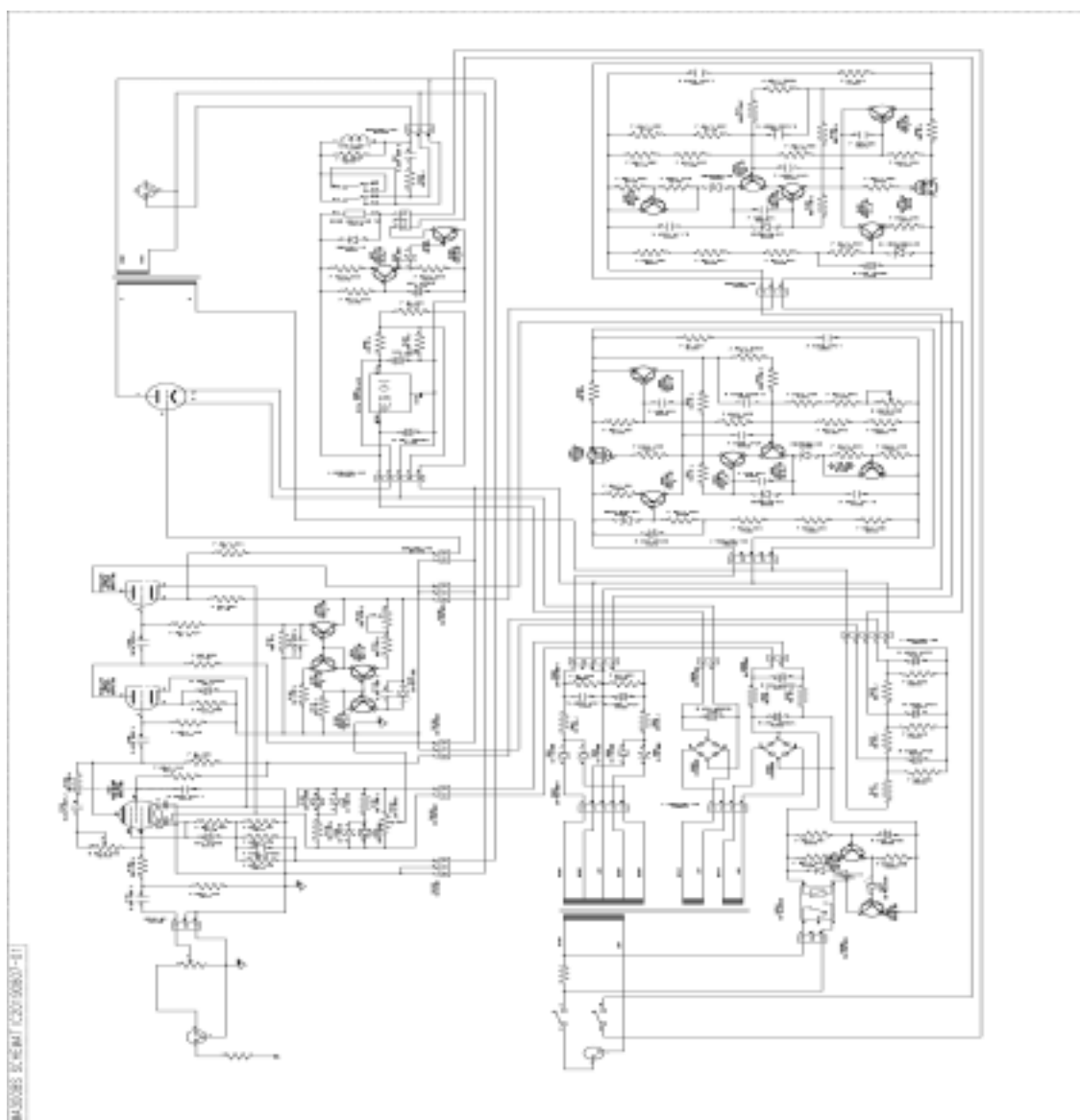
- 、デジタルマルチメータ: Hp34401A、他
- 、アナログテスタ: 三和T50BZ、他
- 、オーディオアナライザ: オーディオプレジジョンSYS2522A、他
- 、周波数特性分析機: NF回路ブロックFRA5095A
- 、オシロスコープ: テクトロニクス2445B、岩通SS7840H、他

- 、ファンクションゼネレータ: NF回路ブロック1940、他
- 、電子電圧計: NF回路ブロックM170、他
- 、電力計: 日置電機3186、他
- 、メジュアリングジョインタ(容量テスト、ダミーロード複合器)
- 、交流安定化電源: NF回路ブロックEP1200A

13、参考文献

- 、武末一馬著: パワーアンプの設計と製作(上、下)、ラジオ技術全書(011A、012A)(注1)
- 、一木吉典著: 全真空管マニュアル、ラジオ技術全書(02)
- 、武末一馬著: 精選 武末真空管アンプ、ラジオ技術S58年11月号別冊
- 、柳沢健、金光馨著: アクティブフィルタの設計、電子科学シリーズ産報出版

14、全体回路図



Copyright(C)2019 Nyanbo All Rights Reserved